



JAPANESE PATENT OFFICE

JCS25 U.S. PTO
09/631697
08/03/00

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 10197667

(43)Date of publication of application: 31.07.1998

(51)Int.Cl.

G04G 3/00

H03B 5/32

(21)Application number: 08359013

(71)Applicant:

SEIKO EPSON CORP

(22)Date of filing: 27.12.1996

(72)Inventor:

YABE HIROSHI

NAKAMIYA SHINJI

KADOWAKI TADAO

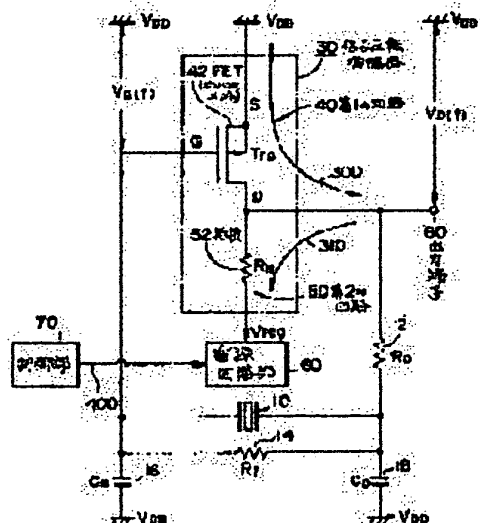
MAKIUCHI YOSHIKI

(54) OSCILLATION CIRCUIT, ELECTRONIC CIRCUIT USING THE SAME, SEMICONDUCTOR DEVICE USING THOSE, PORTABLE ELECTRONIC APPLIANCE AND TIMEPIECE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption of a crystal oscillation circuit by limiting discharge current to a small value by the current limit element of a second circuit at the time of discharge from a crystal oscillator, and lessening supply power at the time of charge in the charge and discharge cycle of the crystal oscillator.

SOLUTION: A crystal oscillation circuit includes a signal inverse amplifier 30, a crystal oscillator 10 and a resistor 14 constituting a feedback circuit. The signal inverse amplifier 30 includes a first circuit 40 and a second circuit 50. The second circuit 50 includes a resistor 52 functioning as a current limit element. In the crystal oscillation circuit, discharge current of vibration energy charged in the crystal oscillator 10 is controlled by the resistor 52 in the discharge cycle of the crystal oscillator 10, and the discharge current is necessarily minimized. Thereby in a next charge cycle, energy charged to the crystal oscillator 10 can be lessened, and as the



This Page Blank (uspto)

result, power consumption of the crystal oscillation circuit can be saved.

www.mitsubishi.com

This Page Blank (uspto)

【特許請求の範囲】

【請求項1】 信号反転増幅器と、

前記信号反転増幅器の出力側と入力側との間に接続された水晶振動子を有し、前記信号反転増幅器の出力信号を位相反転して、前記信号反転増幅器にフィードバック入力するフィードバック回路と、

を含み、

前記信号反転増幅器は、
第1の電位側に接続され、前記フィードバック入力によりオンオフ駆動され前記水晶振動子を励振駆動する第1

の半導体スイッチング素子を含む第1の回路と、
前記第1の電位と異なる第2の電位側へ接続され、前記水晶振動子の振動に伴い発生する充放電電流を制限する電流制限素子を含む第2の回路と、

を含むことを特徴とする発振回路。

【請求項2】 請求項1において、

前記第2の回路は、
前記電流制限素子として抵抗素子を用いることを特徴とする発振回路。

【請求項3】 請求項1において、

前記第2の回路は、
前記電流制限素子として第2の半導体スイッチング素子を用いることを特徴とする発振回路。

【請求項4】 請求項3において、

前記第2の半導体スイッチング素子は、
前記第2の電位側に接続され、

前記第2の回路は、
起動時に、前記フィードバック入力により前記第1の半導体スイッチング素子とは異なるタイミングで前記第2の半導体スイッチング素子をオンオフ駆動して前記水晶振動子を励振し、安定発振後は、前記第2の半導体スイッチング素子をオフ制御し前記電流制限素子として機能させるスイッチング素子制御手段を含むことを特徴とする発振回路。

【請求項5】 請求項1～4のいずれかにおいて、

前記第1の半導体スイッチング素子は、
ソースが前記第1の電位側に接続され、ゲートに前記フィードバック入力が供給され、ドレインがインバータ出力側に接続されたエンハンスメント型の電界効果トランジスタ素子を用いて構成されたことを特徴とする発振回路。

【請求項6】 請求項3～5のいずれかにおいて、

前記第2の半導体スイッチング素子は、
ソースが前記第2の電位側に接続され、ゲートに前記フィードバック入力が供給され、ドレインがインバータ出力側に接続されたディプリーション型の電界効果トランジスタ素子を用いて構成されたことを特徴とする発振回路。

【請求項7】 請求項3～6のいずれかにおいて、

前記第1および第2の半導体スイッチング素子は、

異なる導電型の電界効果トランジスタ素子を用いて構成されたことを特徴とする発振回路。

【請求項8】 請求項1～7のいずれかにおいて、
前記第1および第2の電位の電源電圧を供給する電源回路を含み、

前記電源回路は、

前記電源電圧として、起動時に前記第1および第2の電位の電位差の大きな第1の電源電圧を供給し、安定発振後は前記第1の電源電圧より電位差が少なく前記第1の半導体スイッチング素子のスレッショールド電圧の絶対値より大きな電位差の第2の電源電圧を供給することを特徴とする発振回路。

【請求項9】 請求項1～7のいずれかにおいて、
前記水晶振動子としてQ値の大きなものを用いることを特徴とする発振回路。

【請求項10】 請求項1～9のいずれかの発振回路を備えたことを特徴とする電子回路。

【請求項11】 請求項1～9のいずれかの発振回路または請求項10の電子回路を含んで構成されることを特徴とする半導体装置。

【請求項12】 請求項1～9のいずれかの発振回路または請求項10の電子回路を含んで構成されることを特徴とする携帯用電子機器。

【請求項13】 請求項1～9のいずれかの発振回路または請求項10の電子回路を含んで構成されることを特徴とする携帯用時計。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、発振回路、これを用いた電子回路、これらを用いた半導体装置、携帯用の電子機器および時計に関する。

【0002】

【背景技術および発明が解決しようとする課題】従来より、携帯用の腕時計や、携帯用の電話、コンピュータ端末などには、水晶振動子を用いた発振回路が広く用いられている。このような携帯型の電子機器では、消費電力を節約し、電池の長寿命化を図ることが必要となる。

【0003】消費電力の節約という観点から、本発明者は、携帯型電子機器、特に腕時計に使用される電子回路の消費電力を分析した。この分析により、半導体基板上に構成される電子回路では、発振回路部分の消費電力が他の回路部分に比べ大きな割合を締めることが確認された。すなわち、携帯型電子機器に使用される電子回路の発振回路部分での消費電力を節減することが、使用電池の長寿命化を図る上で効果的であることを見出した。

【0004】図1には、従来水晶発振回路の一例が示されている。

【0005】この水晶発振回路は、水晶振動子10と、インバータ20と、フィードバック抵抗14と、ドレイン抵抗12とを含んで構成される。そして、この発振回

路の入力端及び出力端には、一端がアースされた位相補償用のコンデンサ16、18が接続されている。

【0006】従来このような水晶発振回路に用いられるインバータ20は、一對のトランジスタ22、24を含み、各トランジスタ22、24のゲートが入力側、ドレインが出力側として機能するように構成されている。そして、前記各トランジスタ22、24は、そのドレイン側が互いに接続され、そのソース側がそれぞれアース側、定電圧Vreg側へ接続されている。

【0007】以上の構成の水晶発振回路では、インバータ20に定電圧Vregを印加すると、インバータ20の出力が180度位相反転されてゲートにフィードバック入力される。これにより、インバータ20を構成するトランジスタ22、24が交互にオンオフ駆動され、水晶発振回路の発振出力が次第に増加し、ついには振動子10が安定した振動を行うようになる。

【0008】しかし、従来の水晶発振回路では、起動時にも、安定発振後にも、常に両トランジスタ22、24を交互にオンオフ駆動するように構成されているため、以下に詳述する問題があった。

【0009】第1の問題

従来の水晶発振回路では、安定発振後にも常に両トランジスタ22、24を交互にオンオフ駆動している。この場合、一方のトランジスタ22をオン駆動しているときには、電源から水晶振動子10へ電力を供給し、他方のトランジスタ24をオン駆動しているときには、水晶振動子10に充電されたエネルギーのほとんどをそのまま放電する。このため、次の充電サイクルにおいて、水晶振動子10をはじめてから充電しなければならない。本発明者は、これが、回路の全体の電力消費を節減する上の大きな問題となることを見出した。

【0010】すなわち、水晶発振回路が安定して発振している状態では、水晶振動子10に充電された電力を、充放電サイクルにおいて完全に放電しなくても、安定した発振状態を維持することができる。しかし、従来の回路では、この充放電サイクルにおいて、水晶振動子10の充電電力をそのまま放電し、再度充電するというサイクルを繰り返していたため、これが回路全体の電力消費を増加させる大きな要因となっていた。

【0011】第2の問題

また、従来のように、両トランジスタ22、24を交互にオンオフ駆動してインバータ20を安定的に動作させるためには、インバータ20に印加する電圧Vregの絶対値を、各トランジスタ22、24のスレッシュホールド電圧Vtp、Vtnの絶対値を足し合わせた値以上に設定しなければならない。本発明者は、これが、回路全体の電力消費の節減を図る上での問題となっていることを見出した。

【0012】すなわち、この種の回路の消費電力Pは、次式で示すように供給電圧V、ここでは印加電圧Vreg

の2乗に比例する。従って、前記印加電圧を下げてもある程度、消費電力を低減する上で効果的なものとなる。

【数1】

$$P \propto f c V^2$$

ここで、fは信号の周波数、cは回路全体の容量、Vは供給電圧である。

【0013】しかし、水晶発振回路が安定的に動作した後は、水晶振動子10の慣性力による自由振動のエネルギーによって、電力を供給しなくてもある程度の時間、自由振動を維持することができる。すなわち、発振回路が安定的に発振を行っている状態では、振動子10がその振動を維持できる程度のエネルギーを供給することで、安定した発振状態を維持することが可能となる。

【0014】ところが、従来の水晶発振回路は、安定的に発振を行っている状態でも、インバータ20を構成する各トランジスタ22、24を交互にオンオフ駆動するように構成されていた。このため、インバータ20を安定的に動作させるために、回路に印加する電圧Vregの値を、次式で示すように両トランジスタ22、24のスレッシュホールド電圧を足し合わせた値以下に下げることができず、これが発振回路の電力消費の節減を図る上での問題となっていた。

$$|V_{reg}| > |V_{tp}| + |V_{tn}|$$

本発明の第1の目的は、少ない電力消費で安定して発振することができる水晶発振回路、これを用いた電子回路、これらを用いた半導体装置、携帯用の電子機器および時計を提供することにある。

【0016】本発明の他の目的は、起動後に速やかに発振安定状態となり、しかも安定発振時には少ない電力消費で安定して発振を継続することができる水晶発振回路、これを用いた電子回路、およびこれらを用いた半導体装置、携帯用の電子機器および時計を提供することにある。

【0017】

【課題を解決するための手段】前記目的を達成するため、請求項1の発明は、信号反転増幅器と、前記信号反転増幅器の出力側と入力側との間に接続された水晶振動子を有し、前記信号反転増幅器の出力信号を位相反転して、前記信号反転増幅器にフィードバック入力するフィードバック回路と、を含み、前記信号反転増幅器は、第1の電位側に接続され、前記フィードバック入力によりオンオフ駆動され前記水晶振動子を励振駆動する第1の半導体スイッチング素子を含む第1の回路と、前記第1の電位と異なる第2の電位側へ接続され、前記水晶振動子の振動に伴い発生する充放電電流を制限する電流制限素子を含む第2の回路と、を含むことを特徴とする。

【0018】本発明の水晶発振回路は、信号反転増幅器に電圧を印加すると、水晶振動子の励振駆動が開始される。このとき、信号反転増幅器の出力は、フィードバッ

ク回路により位相反転されてフィードバック入力される。そして、このフィードバック入力信号が、信号反転増幅器により反転増幅されて、出力されるという動作を繰り返して行く。

【0019】このような繰り返し動作により、水晶振動子の振動が次第に増幅され、発振回路の発振状態は安定したものとなる。

【0020】本発明において、前記信号反転増幅器は、電源の第1の電位側に接続された第1の半導体スイッチング素子を含む第1の回路と、電源の第2の電位側に接続された電流制限素子を含む第2の回路とを含んで構成される。

【0021】そして、前記第1の半導体スイッチング素子は、信号反転増幅器のフィードバック入力によりオンオフ駆動され、前記水晶振動子を励振駆動する。前記電流制限素子は、前記水晶振動子の振動に伴い発生する充放電電流を制限し、水晶振動子に蓄積された電気エネルギーの放電を抑制する。

【0022】すなわち、従来の水晶振動子では、インバータに設けられた2つのトランジスタを交互にオンオフ駆動して、そのまま放電する回路構成となっていた。このため、次のサイクルでは水晶振動子を再度十分に充電しなければならず、これが発振回路の電力消費を高める原因となっていた。

【0023】これに対し、本発明によれば、水晶振動子からの放電時には、第2の回路の電流制限素子により、その充放電電流を小さな値に制限する構成を採用している。このため、水晶振動子の充放電サイクルにおける、充電時での供給電力を小さなものとするのが可能となる。この結果、安定発振時における水晶発振回路の電力消費を、大幅に節減することが可能となる。

【0024】これに加えて、本発明によれば、水晶発振回路の安定発振時には、信号反転増幅器を構成する第1の半導体スイッチング素子だけがオンオフ駆動されるように構成されている。従って、信号反転増幅器を安定的に駆動するためには、この第1の半導体スイッチング素子のスレッシュホールド電圧を考慮した電圧Vを、信号反転増幅器へ印加すればよい。このため、信号反転増幅器への印加電圧を大幅に低減し、この面からも消費電力の節減を効果的に行うことが可能となる。

【0025】請求項2の発明は、請求項1において、前記第2の回路は、前記電流制限素子として抵抗素子を用いることを特徴とする。

【0026】ここにおいて、前記抵抗素子は、その一端が第2の電位側、他端が信号反転増幅器の出力側に接続するよう回路構成することが好ましい。

【0027】以上の構成とすることにより第2の回路の構成を簡単なものとするができる。

【0028】請求項3の発明は、請求項1において、前記第2の回路は、前記電流制限素子として第2の半導体

スイッチング素子を用いることを特徴とする。

【0029】ここにおいて、前記第2の半導体スイッチング素子は、その一端が前記第2の電位側に接続され、その他端が信号反転増幅器の出力側に接続され、安定発振時にはオフ制御されるように回路構成することが好ましい。

【0030】このようにすることにより、電流制限素子として半導体スイッチング素子を用いた場合でも、その回路構成を簡単なものとし、しかも安定発振時における、印加電圧を低い値に設定することが可能となる。

【0031】請求項4の発明は、請求項3において、前記第2の半導体スイッチング素子は、前記第2の電位側に接続され、前記第2の回路は、起動時に、前記フィードバック入力により前記第1の半導体スイッチング素子とは異なるタイミングで前記第2の半導体スイッチング素子をオンオフ駆動して前記水晶振動子を励振し、安定発振後は、前記第2の半導体スイッチング素子をオフ制御し前記電流制限素子として機能させるスイッチング素子制御手段を含むことを特徴とする。

【0032】以上の構成とすることにより、起動時には従来の発振回路と同様に第1、第2のスイッチング素子を交互にオンオフ駆動として水晶振動子を励振し、短時間で安定発振状態とすることができる。そして、安定発振後は、第2の半導体スイッチング素子をオフ制御し、回路全体の電力消費を効果的に節減することができる。

【0033】なお、前記第2の半導体スイッチング素子としてディブリーション型のトランジスタを用いた場合における、第2の半導体スイッチング素子のオフ制御とは、そのゲートとソースの電位差を小さくし、流れる電流を制限することをいう。

【0034】請求項5の発明は、請求項1～4のいずれかにおいて、前記第1の半導体スイッチング素子は、ソースが前記第1の電位側に接続され、ゲートに前記フィードバック入力が入力され、ドレインがインバータ出力側に接続されたエンハンスメント型の電界効果トランジスタ素子を用いて構成されたことを特徴とする。

【0035】このように、第1の半導体スイッチング素子を、スレッシュホールド電圧の大きなエンハンスメント型の電界効果トランジスタ素子を用いて構成することにより、第1の半導体スイッチング素子のオフ制御時におけるリーク電流を効果的に制限し、より安定した発振を行うことが可能となる。

【0036】請求項6の発明は、請求項3～5のいずれかにおいて、前記第2の半導体スイッチング素子は、ソースが前記第2の電位側に接続され、ゲートに前記フィードバック入力が入力され、ドレインがインバータ出力側に接続されたディブリーション型の電界効果トランジスタ素子を用いて構成されたことを特徴とする。

【0037】このように、第2の半導体スイッチング素子をディブリーション型の電界効果トランジスタ素子を

10

20

30

40

50

用いて構成することにより、電界効果トランジスタ素子のオフ制御時にもある程度の電流を通電することができ、これにより、前記水晶振動子の充放電サイクルにおいて、水晶振動子からの充放電電流をある程度通電することが可能となり、より安定した発振状態を維持することが可能となる。

【0038】すなわち、第2の半導体スイッチング素子は、エンハンスメント型の電界効果トランジスタ素子を用いて構成することも可能であるが、このようにすると、オフ制御時には、第2の半導体スイッチング素子を介した水晶振動子からの電流放電回路が完全に遮断されてしまう。この場合でも、水晶振動子自体の放電回路や、水晶振動子と並列接続された各種回路によりある程度の放電が行われる。また、仮に水晶振動子から放電が全く行われない場合でも、水晶振動子自体のもつ慣性により、基本的には振動が継続される。

【0039】これに対し本発明によれば、第2の半導体スイッチング素子をディブリーション型の電界効果トランジスタ素子を用いて構成することにより、第2の半導体スイッチング素子は、高抵抗の抵抗素子と同様に、その充放電電流を制限しながら、ある程度の放電を許容するように機能する。これより、水晶発振回路の発振を、より安定して行うことが可能となる。

【0040】請求項7の発明は、請求項3～6のいずれかにおいて、前記第1および第2の半導体スイッチング素子は、異なる導電型の電界効果トランジスタ素子を用いて構成されたことを特徴とする。

【0041】請求項8の発明は、請求項1～7のいずれかにおいて、前記第1および第2の電位の電源電圧を供給する電源回路を含み、前記電源回路は、前記電源電圧として、起動時に前記第1および第2の電位の電位差の大きな第1の電源電圧を供給し、安定発振後は前記第1の電源電圧より電位差が少なく前記第1の半導体スイッチング素子のスレッシュホールド電圧の絶対値より大きな電位差の第2の電源電圧を供給することを特徴とする。

【0042】このように、起動時には比較的大きな第1の電源電圧により、発振回路を短時間で安定した発振状態まで立ち上げ、その後は、低い電圧である第2の電源電圧により発振回路を駆動する。これにより、速やかな発振回路の立ち上げと、電力消費の節減という2つの課題を同時に解決することが可能となる。

【0043】請求項9の発明は、請求項1～7のいずれかにおいて、前記水晶振動子としてQ値の大きなものを用いることを特徴とする。

【0044】このように、水晶振動子として、機械的な振動のしやすさを表すQの値の大きなものを用いることにより、安定発振後は、より小さな消費電力で、安定して発振状態を維持することが可能となる。

【0045】請求項10の発明の電子回路は、請求項1

～9のいずれかの発振回路を備えたことを特徴とする。

【0046】請求項11の発明の半導体装置は、請求項1～9のいずれかの発振回路または請求項10の電子回路を含んで構成されることを特徴とする。

【0047】請求項12の発明の携帯用電子機器は、請求項1～9のいずれかの発振回路または請求項10の電子回路を含んで構成されることを特徴とする。

【0048】このようにすることにより、例えば携帯電話や、携帯型のコンピュータ端末などの携帯用電子機器の電力消費を低減し、内蔵された電池や、バッテリー等の2次電池の電力消費を小さくすることが可能となる。

【0049】請求項13の発明の携帯型時計は、請求項1～9のいずれかの発振回路または請求項10の電子回路を含んで構成されることを特徴とする。

【0050】このようにすることにより、消費電力の小さな携帯用時計を実現することができ、この結果、使用する電池をさらに小さなものとして時計全体の小型化を図ることが可能となり、また、同一の容量の電池を使用する場合には、電池の長寿命化を図ることが可能となる。

【0051】

【発明の実施の形態】次に、本発明の好適な実施の形態を図面に基づき詳細に説明する。

【0052】第1実施の形態図2には、本発明の好適な第1の実施の形態にかかる水晶発振回路が示されている。本実施の形態の水晶発振回路は、クォーツタイプの腕時計に使用される水晶発振回路である。なお、前記図1に示す回路と対応する部材には、同一符号を付しその説明は省略する。

【0053】本実施の形態の水晶発振回路は、信号反転増幅器30と、水晶振動子10と、フィードバック回路を構成する抵抗14とを含んで構成される。前記フィードバック回路は、抵抗14以外に、位相補償用のコンデンサ16、18を含んで構成され、信号反転増幅器30の出力VD(i)を、180度位相反転されたゲート信号VG(i)として信号反転増幅器30のゲートへフィードバック入力するものである。

【0054】前記信号反転増幅器30は、第1の電位側と、これより低い電圧の第2の電位側に接続され、両電位の電位差により電力供給を受け駆動されるように構成されている。ここで、前記第1の電位はアース電位VDDに設定され、第2の電位は電源回路部60から供給される負の電源電圧Vregに設定されている。

【0055】前記信号反転増幅器30は、第1の回路40と、第2の回路50とを含んで構成される。

【0056】前記第1の回路40は、第1の半導体スイッチング素子として機能するP型の電界効果トランジスタ42を含んで構成され、このトランジスタ42のソースは、アース側に接続され、ドレインは出力端子80側へ接続され、そのゲートには前記フィードバック信号VG(i)が印加される。

【0057】前記第2の回路50は、電流制限素子として機能する抵抗52を含んで構成されている。この抵抗52は、その一端が出力端子80側へ接続され（ここではトランジスタ42のドレインに接続されている）、他端は電源回路部60の電源端子側に接続されている。

【0058】図3には、本実施の形態の水晶発振回路のタイミングチャートが示され、横軸は電源回路部60から電源電圧 V_{reg} が印加されてからの経過時間、縦軸は信号反転増幅器30へのフィードバック入力 $V_G(t)$ 、発振出力 $V_D(t)$ をそれぞれ表している。なお、ここで V_{DD} は、アース電位、 V_{TP} は、電界効果型のトランジスタ42のスレッシュホールド電圧を表している。ここでは、P型でかつエンハンスメントタイプの電界効果型のトランジスタを用いているため、そのスレッシュホールド電圧 V_{TP} は、マイナスの値となる。

【0059】まず、電源回路部60から、信号反転増幅器30に電源電圧 V_{reg} を印加すると、図3に示すように水晶発振回路は発振を開始する。ここにおいて T_1 は電圧が印加されてから安定発振状態に至るまでの発振開始期間を表し、 T_2 は発振出力が安定した安定発振期間を表している。

【0060】例えば、トランジスタ42のゲートに100-1で示すように、スレッシュホールド電圧以下のゲート電圧 $V_G(t)$ が印加されると、トランジスタ42はオンされ、図2において矢印300で示す方向に電流が流れ、信号反転増幅器30からは、ゲート信号 $V_G(t)$ を反転したドレイン信号 $V_D(t)$ が出力される。このようにして、水晶発振回路からは、200-1で示すようなドレイン信号 $V_D(t)$ が出力されることになる。

【0061】そして、水晶振動子10は、矢印300で示す電流により振動用のエネルギーをチャージし振動を開始する。

【0062】このとき、信号反転増幅器30の出力 $V_D(t)$ は、抵抗14などのフィードバック回路により位相が180度反転されたゲート信号 $V_G(t)$ として、トランジスタ42のゲートにフィードバック入力される。このため、フィードバック入力されるゲート信号 $V_G(t)$ は、次のサイクル100-2で、スレッシュホールド電圧 V_{TP} を上回るようになる。これにより、トランジスタ42はオフ制御される。

【0063】このとき、水晶振動子10の充電エネルギーは、図2において、矢印310で示すよう抵抗52を介して放電される。このため、発振回路の出力電圧 $V_D(t)$ は、図3において200-2で示すように次第に減少する。

【0064】このような充放電サイクルを繰り返しながら発振出力 $V_D(t)$ が次第に大きな安定したものとなり、回路の発振状態は、発振開始期間 T_1 から発振安定期間 T_2 へと推移する。

【0065】図3において、100-1、100-3、

100-5…は、トランジスタ42のゲートにスレッシュホールド電圧以下の電圧が印加され、トランジスタ42がオンされている期間であり、100-2、100-4、100-6、100-8…は、これとは逆にトランジスタ42がオフ制御されている期間である。

【0066】また、200-1、200-3、200-5、200-7…は、トランジスタ42がオンされているときの発振出力 $V_D(t)$ 、200-2、200-4、200-6、200-8…は、トランジスタ42がオフされているときの発振出力 $V_D(t)$ を表している。同図で示すように、発振出力 $V_D(t)$ は、電源電圧 V_{reg} の $1/2$ の電圧($V_{reg}/2$)を中心として、交互に反転出力される。

【0067】本実施の形態の水晶発振回路では、図3で示す水晶振動子10の放電サイクル200-2、200-4、200-6、200-8…において、水晶振動子10にチャージされた振動エネルギーの放電電流を、抵抗52によって制御し、この放電電流を必要最低限のものとしている。

【0068】これにより、次の充電サイクルにおいて、水晶振動子10に充電するエネルギーを少なくでき、この結果、水晶発振回路の消費電力を大幅に節減することができる。

【0069】特に、本実施の形態の水晶発振回路は、抵抗52として、抵抗の大きなものを用い、放電電流を大幅に制限するように構成されている。これに加えて、トランジスタ42としてエンハンスメント型のものを用い、オフ制御時には図に示す電流300を完全に遮断する構成を採用している。

【0070】これにより、図3に示すよう、安定発振期間 T_2 において、この放電サイクル200-6、200-8、200-10…における放電エネルギーを少なくでき、かつ安定した発振状態を維持できることができる。

【0071】すなわち、回路が安定して発振している状態では、この振動を継続するのに必要最低限のエネルギーを、その振動に合わせたタイミング、すなわち、100-7、100-9…のタイミングで供給することで、回路全体の安定した発振と、消費電力の節減という2つの課題を達成することが可能となる。

【0072】なお、前記水晶振動子10としては、Q値が大きいものを用いることが好ましい。これにより、安定発振時には、その機械的振動によるエネルギー損失が小さくなり、この結果、十分大きな電氣的出力を信号反転増幅器30のゲートに、水晶振動子10からフィードバック入力できる。従って、水晶発振回路を、より低い消費電力でかつ安定して発振駆動することが可能となる。

【0073】特に、このような構成を採用することにより、信号反転増幅器30の出力のフィードバック効率が

10

20

30

40

50

高くなり、これにより、信号反転増幅器30の出力が小さくてもすむことになる。この結果、信号反転増幅器30の電源電圧Vregを小さくでき、回路全体の消費電力を低減することが可能となる。

【0074】すなわち、本実施の形態の信号反転増幅器30は、1個の電界効果型トランジスタ42しか用いられていない。従って、信号反転増幅器30を安定的に動作される観点からみると、電源電圧回路部60から供給する電源電圧Vregの絶対値は、1個のトランジスタ42のスレッショールド電圧の絶対値を上回る値に設定しれればよい。この結果、電源電圧Vregを、従来の水晶発振回路のように、2つの電界効果型トランジスタを交互にオンオフ駆動するために要求される値より大幅に小さくすることができ、この結果、より消費電力の小さな水晶発振回路を実現することが可能となる。

【0075】また、必要に応じ、図2に示す信号反転増幅器30に換えて、図8に示す信号反転増幅器30を用いて水晶発振回路を構成してもよい。

【0076】即ち、図2に示す信号反転増幅器30では、第1の回路40が接続された第1の電位をアース電位側とし、第2の回路50が接続される第2の電位を負の電源電圧Vreg側とした場合を例にとり説明したが、この場合とは逆に、第1の回路40が接続される第1の電位を負の電源電圧Vregとし、第2の回路50が接続される第2の電源をこれよりも高い電位であるアース電位VDDとしてもよい。この場合には、水晶振動子10への充電電流を抵抗52を用いて制限するように回路が動作するが、これによっても図2に示す回路と同様な効果を奏することが可能となる。

第2の実施の形態

図5には、本発明の水晶発振回路の第2の実施の形態が示されている。なお、前記第1の実施の形態と対応する部材には同一符号を付しその説明は省略する。

【0077】本実施の形態の特徴は、第2の回路50を構成する電流制限素子52を、電界効果トランジスタ54に置き換えて構成したことになる。

【0078】本実施の形態において、前記電界効果トランジスタ54は、N導電型でかつディブリーションタイプの電界効果トランジスタを用いて構成されている。ディブリーションタイプの電界効果トランジスタを用いることで、このトランジスタ54がオフ制御されている場合でも、ドレインとソースとの間にはある程度の電流が通電でき、この結果、このトランジスタ54を、電流を制限する電流制限素子として機能させることができる。

【0079】前記トランジスタ54は、そのソースが電源回路部60の電源Vreg側へ接続され、ドレインが発振回路の出力端子80（ここでは、他のトランジスタ42のドレイン）側へ接続されている。また、このトランジスタ54のゲートには、フィードバック入力されるゲート信号VG(i)と、制御部70から供給される制御信号

400とがアンドゲート72を介して入力されている。

【0080】図6には、本実施の形態の水晶発振回路のタイミングチャートが示されている。これにおいて、VGN (i)は、アンドゲート72からトランジスタ54のゲートに印加されるゲート電圧を表している。

【0081】本実施の形態において、前記制御部70は、水晶発振回路に電源電圧Vregが印加されてから、水晶発振回路が安定発振状態になったか否かを検出する。

【0082】そして、制御部70は、電源電圧が印加されてから、発振安定状態になるまでの間、Hレベルの制御信号400をアンドゲート72へ出力し、発振が安定した状態になった後は、この制御信号400をHレベルからLレベルに切り替える。

【0083】これにより、制御信号400がHレベルの期間内は、トランジスタ54のゲートには、フィードバック入力されるゲート信号VG(i)がそのまま印加され、このゲート信号VG(i)により信号反転増幅器30を構成する両トランジスタ42、54は交互にオンオフ駆動され、発振回路を速やかに発振安定状態へと立ち上げることができる。

【0084】そして、発振が安定すると、制御信号400はLレベルに切り替わるため、トランジスタ54は強制的にオフ制御され、残りの一方のトランジスタ42のみが、前記第1の実施の形態の場合と同様にオンオフ駆動されることになる。このとき、オフ駆動されるトランジスタ54は、前述したようにディブリーション型のもを用いて構成されるため、水晶振動子50からの放電サイクルおける放電電流の値を大幅に制限し、回路全体の消費電力を大幅に節減することが可能となる。

【0085】また、このディブリーションタイプのトランジスタ54は、ソース・ゲート間の電圧が0でもドレイン電流を流すことができることからノーマリーオンといった呼び方もされる。このため、信号反転増幅器30を安定的に駆動するために必要な電源電圧Vregの値を、エンハンスメント型の電界効果トランジスタ42のみに着目して設定すればよいことになるため、電源電圧Vreg値を、両トランジスタ42、54をエンハンスメント型を用いて構成する場合に比べ大幅に低減し、この面からも消費電力の節減を図ることが可能となる。

【0086】このように、本実施の形態の水晶発振回路によれば、短時間で安定した発振を行うことができ、しかも安定発振時における電力消費を大幅に節減することが可能となる。

【0087】また、本実施の形態において、電流制限素子として機能するトランジスタ54は、起動時にのみ積極的に利用され、安定発振時における発振動作には不要なものとなる。このため、トランジスタ54の能力を、他方のトランジスタ42に比べ小さなものとすることができ、回路構成上極めて有効なものとなる。

【0088】また、本実施の形態においては、第1の回路40及び第2の回路50の各電界効果トランジスタ42、54を、異なる導電型のものとして回路を構成したが、必要に応じ、これら第1、第2の回路40、50の各電界効果トランジスタ42、54を、同一導電型（例えばP型）のものとして回路を構成してもよい。

【0089】図9、図10には、各トランジスタ42、54を、P型のものとして回路構成をする場合の具体例が示されている。ここにおいて、図9に示す信号反転増幅器30では、トランジスタ42は、エンハンスメント型の電界効果トランジスタ、トランジスタ54は、ディプリーション型の電界効果トランジスタを用いて構成され、しかも電流制限素子として機能するこのディプリーション型電界効果トランジスタ54は、そのゲートがアースVDD側へ接続されるように構成されている。

【0090】以上の構成とすることにより、図9に示す回路の電界効果トランジスタ54は、図5に示す回路の電界効果トランジスタ54と同様に機能し、水晶振動子10からの放電電流を効果的に制限することが可能となる。

【0091】また、図10に示す信号反転増幅器30では、トランジスタ42、54は、ともにP型のエンハンスメント型電界効果トランジスタを用いて構成されている。そして、電流制限素子として機能するトランジスタ54のゲートは、電源Vreg側へ接続されている。このような回路構成とすることにより、トランジスタ54は常にオン状態となるが、このトランジスタ54としてオン状態において高インピーダンスを示すタイプのものを用いれば、トランジスタ54が電流制限素子として水晶振動子10からの放電電流を制限することができる。

他の実施の形態

また、前記第1および第2の実施の形態の水晶発振回路では、電源電圧Vregの値を一定なものとする場合を例に取り説明したが、発振開始期間T1では大きなVreg値、安定発振期間T2では小さなVreg値に切り替えるように構成してもよい。これにより迅速に安定発振を行うことができ、しかも安定発振後の消費電力を節減することができる。

【0092】すなわち、図2、図5に示す実施の形態の水晶発振回路において、電源回路部60は、起動用の第1の電源電圧Vreg1と、安定駆動用の第2の電源電圧Vreg2を切り替え出力するように構成されている。ここにおいて、第1の電源電圧Vreg1の絶対値は、第2の電源電圧Vreg2の絶対値より大きな値に設定され、回路起動時に信号反転増幅器30を大きなパワーで駆動できるように電力供給を行う。

【0093】前記制御部70は、電源回路部60に向け、制御信号400を出力し、回路起動時には第1の電源電圧Vreg1を出力し、安定発振時には第2の電源電圧Vreg2を出力するように電源回路部60を制御す

る。

【0094】これにより、同一の電源電圧で発振回路を駆動し続ける場合に比べ、発振開始期間T1を大幅に短くし、発振回路の立ち上がりを速やかなものとする事が可能となる。

【0095】なお、本発明は、前記各実施の形態に限定されるものではなく、本発明の要旨の範囲内で各種の変形実施が可能である。

【0096】例えば、図5に示す第2の実施の形態では、トランジスタ54としてディプリーションタイプのものを用いる場合を例により説明したが、本発明はこれに限らず、これ以外のタイプのトランジスタ、例えばエンハンスメントタイプのトランジスタを用いてもよい。この場合、オフ制御時には、水晶振動子10からの310で示す放電電流は遮断されてしまい、その分、振動にブレーキがかかることになるが、水晶振動子10の自己リークや、抵抗14を介した放電回路等により、ある程度の放電を行うことも可能であり、しかも水晶振動子10も慣性による自由振動をすることから、水晶振動子10は振動を継続することができる。すなわち、トランジスタ54としてディプリーションタイプを用いたものに比べ、ある程度効率は落ちるものの、従来技術に比べ電力消費を節減し、かつ安定した発振状態を維持することが可能となる。

【0097】また、前記実施の形態では、信号反転増幅器30を構成する第1の回路40、第2の回路50を、それぞれ1個のトランジスタ42と、第1の電流制限素子を用いて構成する場合を例に取り説明したが、必要に応じ第1、第2の回路40、50の機能を損なうことなく、前述以外の回路素子を組み合わせて回路を構成することも可能である。

【0098】また、本実施の形態において、水晶発振回路を時計用の電子回路に用いる場合を例にとり説明したが、本発明はこれに限らず、これ以外の用途、例えば携帯用の電話機、携帯用のコンピュータ端末およびその他の携帯機器等、電源容量に制約のある携帯用電子機器に幅広く用いる場合にも極めて効果的なものとなる。

【0099】

【図面の簡単な説明】

【図1】従来の水晶発振回路の説明図である。

【図2】本発明にかかる水晶発振回路の第1の実施の形態の回路図である。

【図3】図2に示す回路のタイミングチャート図である。

【図4】本発明の他の実施の形態のタイミングチャート図である。

【図5】本発明の水晶発振回路の第2の実施の形態の回路図である。

【図6】第2の実施の形態のタイミングチャート図である。

14 フィードバック抵抗

30 信号反轉增幅器

40 第1の回路

4.2 電界効果トランジスタ

50 第2の回路

5.2 電流制限素子としての抵抗

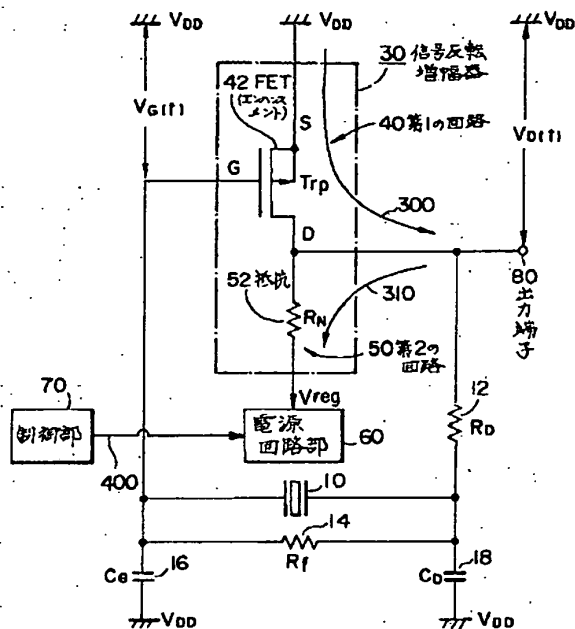
54 電界効果トランジスタ

60 電源回路部

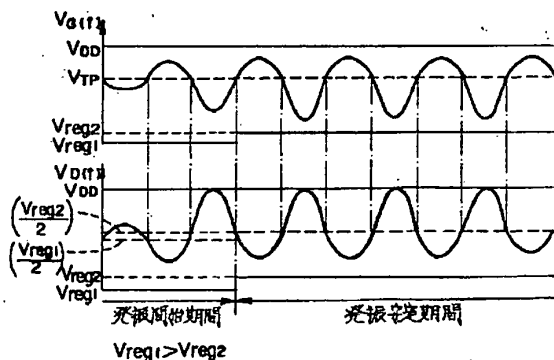
70 制御部

10 72 アンドゲート

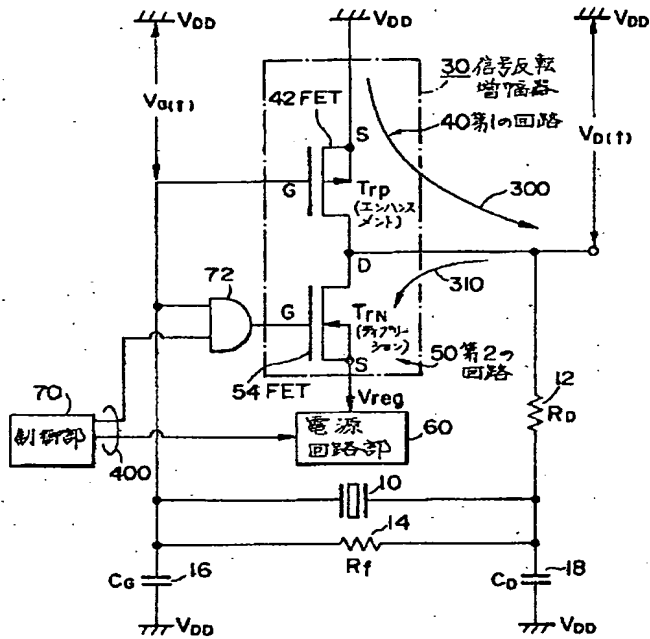
【図 2】



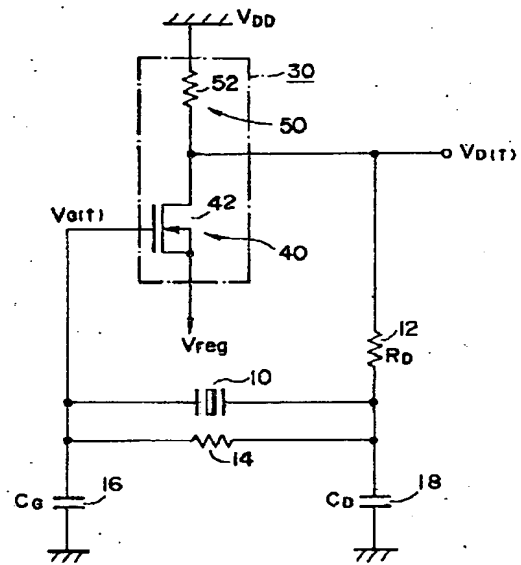
【図 4】



【図5】

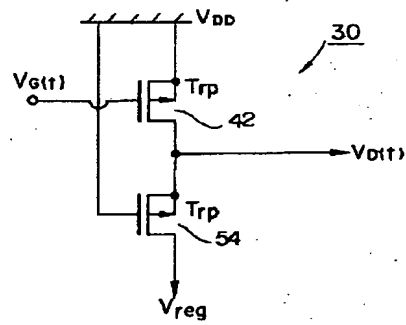
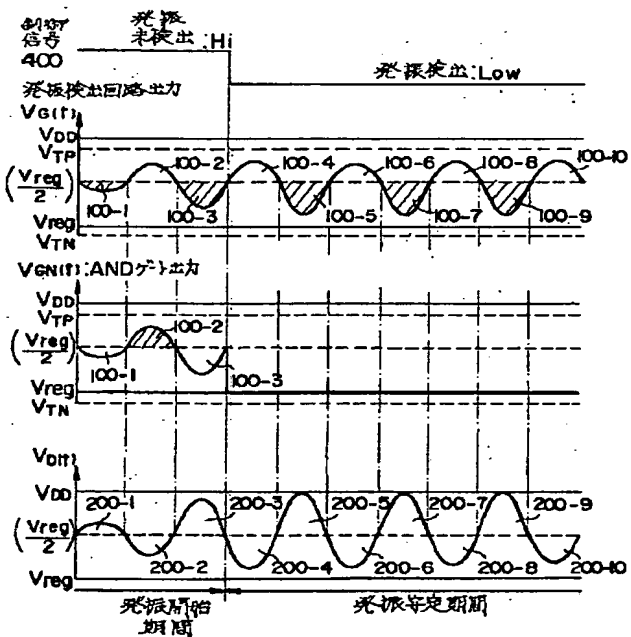


【図8】

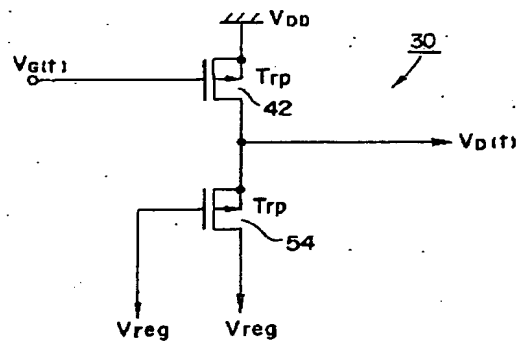


【図9】

【図6】



【図10】



This Page Blank (uspto)